SOC Verification Engineer

工作职责:

* 根据SOC架构定义，制定集成模块/子系统/系统级的验证计划，分解测试点。
* 搭建集成模块/子系统/系统级的验证平台和测试环境。
* 根据业务特点产生子系统/系统级的测试用例，包括定向用例和基于约束的随机测试用例。
* 与设计和底软团队紧密合作，高效提升验证覆盖率，保证按时高质量完成验证收敛。
* 结合SOC架构和设计特点，紧跟业界趋势，探索适合的高效验证方法学。

职位要求：

* 熟练使用C/C++, Verilog/System Verilog进行验证平台搭建，熟悉UVM/OVM方法学。
* 熟练使用perl/shell/makefile/python等脚本语言进行测试环境和工具开发。
* 对制定验证计划，分解测试点和验证覆盖率收敛有丰富的实际经验优先。
* 对测试用例产生，以及基于约束的随机测试方法学有丰富的实际经验优先。
* 熟悉SOC架构特点，了解CHI, AXI4/5, AHB, APB, ACE等总线协议。
* 有NOC总线/各类处理器/security/function safety/memory controller/各类外设与接口IP的验证经验更佳。
* 良好的沟通能力，善于团队合作。
* 计算机，微电子，电子，通信或其他专业本科以上学历，有硕士以上学位更佳。
* 工作经验不限，根据工作能力与经验决定工程师级别（Senior Engineer/Staff Engineer/Senior Staff Engineer/Principal Engineer）